

# 最佳容差设计问题的研究 ——正交内切球优化方法

郑焕群 王诚宜 王予宏

(天津大学电子系 天津 300072)

**摘要** 本文提出最佳容差设计方法,该方法在设计中采用初始目标函数和准中心目标函数,使设计时间缩短;在优化中采用正交优化方法,使方法简单、直观;运用求可行域最大内切球半径和球心的方法,同时确定设计元件中心值和容差;为达到最佳设计之目的,本方法在最后进行一次中心值和容差的综合设计。本文给出例证,说明此方法可行,且有优越性。

**关键词** 电子线路, CAD, 最佳容差设计, 正交优化法, 内切球

## 1 引言

众所周知,电子线路容差设计是计算机辅助设计的一个重要领域。目前,基本分两步进行,即在容差一定的情况下进行电路中心值设计;在中心值一定的情况下进行容差分配。可以证明<sup>[1]</sup>,电路中心值设计和容差分配并没有唯一的解。因为电路经电路设计师们的设计之后,在进行容差设计时,并不知道每个元件的容差该取多大,这样就无法进行中心值设计。若人为地规定各元件的容差值,则经中心值设计所得结果不一定最佳,而电路中心值在可行域内的位置直接影响到容差分配的结果。由于中心值设计和容差分配是相互独立进行的,因此无论采用什么方法优化得到的中心值,在进行容差分配时,其结果都不一定最佳,即容差域不一定最大(以成本最小来衡量)。本文就是在分析和综合目前容差设计以及所采用各种优化方法的优缺点的基础上,提出最佳容差设计方案的。它不再将中心值设计和容差分配分开进行,而是采用综合设计手段,同时寻找电路中心值和容差,使成本达到最小(在满足一定成品率的情况下)。

## 2 最佳容差设计方法

设元件参数向量为  $\phi$ , 电路中心值的参数向量为  $\phi^0$ , 元件容差向量为  $t$ , 即

---

1992-10-20 收到, 1993-04-20 定稿。

郑焕群 女, 1959 年生, 副教授, 现从事电路 CAD 方面的教学和研究工作。

王诚宜 男, 1961 年生, 工程师, 现在天津市自动控制系统公司, 从事 CAD 方面的工作。

王予宏 男, 1925 年生, 教授, 现从事电路 CAD 方面的教学和研究工作。

$$\phi = \begin{bmatrix} \varphi_1 \\ \varphi_2 \\ \vdots \\ \varphi_m \end{bmatrix}, \quad \phi^0 = \begin{bmatrix} \varphi_1^0 \\ \varphi_2^0 \\ \vdots \\ \varphi_m^0 \end{bmatrix}, \quad t = \begin{bmatrix} t_1 \\ t_2 \\ \vdots \\ t_m \end{bmatrix},$$

其中  $m$  为设计变量维数。

本方法将最佳容差设计问题归结为在满足特性指标要求的情况下, 同时寻找电路中心值  $\phi^0$  和容差  $t$ , 使电路成本达到最低。并建立如下优化目标函数:

$$\left. \begin{array}{l} \min C(\phi^0, t) \\ \text{s. t. } g(\phi) \geq 0 \end{array} \right\}, \quad (1)$$

其中  $\phi$  为容差域内任意一点,  $g(\phi)$  为可接受域描述函数:

$$g(\phi) = \begin{cases} F(\phi) - S_l, & \text{下限要求;} \\ [F(\phi) - S_l][S_u - F(\phi)], & \text{上、下限均有要求;} \\ S_u - F(\phi), & \text{上限要求。} \end{cases}$$

上式中  $F(\phi)$ ,  $S_l$ ,  $S_u$  分别为电路响应、指标下限和上限要求,  $C$  为成本函数<sup>[7]</sup>。考虑到成品率的计算量很大, 因而本方法未直接用成品率作为约束条件, 而是将其转换成特性指标要求<sup>[8]</sup>, 以此转换结果作为约束条件对(1)式进行设计, 转换方法只适于正态分布且成品率大于等于 50% 的情况。

在总结原有设计方法的基础上<sup>[4-15]</sup>, 本文提出用正交优化方法解最佳设计问题。在优化过程中, 位级的选择直接影响到设计速度, 如何选择? 设计者可根据具体情况确定, 也可参考下节说明。用正交法对(1)式优化时, 要求  $g(\phi)$  为一维凸<sup>[16]</sup>。

对(1)式优化时, 若将中心点  $\phi^0$  固定,  $t$  为变量, 此过程为容差分配; 相反, 若固定容差  $t$ , 中心值  $\phi^0$  为变量, 则此过程为中心值设计。本文只考虑最佳容差设计问题, 此时, (1)式中  $\phi^0, t$  都是变量。图 1 给出最佳容差设计示意图。图中  $R_0$  为可接受域,  $R_1^1, R_1^2, R_1^3$  分别为 3 次迭代所得的容差域,  $\phi^1, \phi^2, \phi^3$  为 3 次迭代的中心值。可见, 最佳容差设计是使容差域逐步增大, 亦即使成本逐步降低。

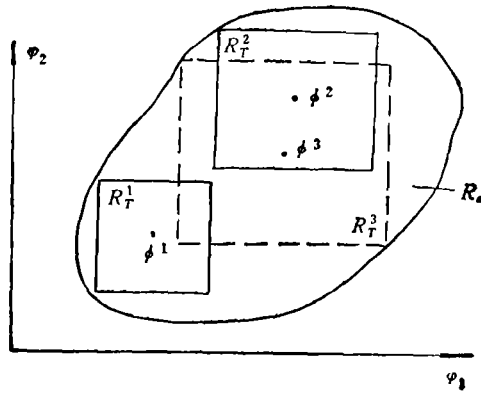


图 1 最佳容差设计过程示意图

### 3 最佳容差设计过程

根据最佳容差设计问题的特点和所采用的正交优化方法的优化原理, 本文定义了一个损失函数  $Q(\phi)$ , 表示形式如下:

$$\text{上限型: } Q(\phi) = [F(\phi)/S_u]^2;$$

$$\text{下限型: } Q(\phi) = [S_l/F(\phi)]^2;$$

$$\text{上、下限型: } Q(\phi) = \left[ \frac{F(\phi) - (S_l + S_u)/2}{(S_u - S_l)/2} \right]^2.$$

这样参数的可接受域可表示为  $Q(\phi) \leq 1$ .

最佳容差设计分 3 步完成: (1) 初始点优化, 使设计初始点在可行域内; (2) 准中心点优化, 为减少计算量; (3) 确定最佳中心点和容差. 以下分 3 步叙述.

#### 3.1 初始点目标函数的建立和优化

在进行最佳容差设计时, 给定的初始点不一定在可接受域内, 必须经过优化, 使其进入可行域  $R_s$  内, 即寻找一点  $\phi^N$ , 满足  $Q(\phi^N) < 1$ .

用正交法对初始点进行优化. 目标函数为  $Q(\phi)$ , 设计因子为  $\phi$ , 因子个数与设计变量个数相同. 优化判定准则为  $Q(\phi) < 1$ . 采用三水平正交表, 设计因子  $\phi$  取 3 个位级, 即

$$\phi^1 = \phi^i - \Delta\phi^i,$$

$$\phi^2 = \phi^i,$$

$$\phi^3 = \phi^i + \Delta\phi^i.$$

$\Delta\phi^i$  表示第  $i$  轮位级间隔, 第  $i+1$  轮的  $\Delta\phi^{i+1}$  与  $\Delta\phi^i$  有下述关系:

$$\Delta\phi^{i+1} = \Delta\phi^i \cdot d,$$

其中  $d$  为公比, 随着优化取值越来越小,  $\Delta\phi^i$  人为确定. 由于对目标函数  $Q(\phi^N) < 1$  要求比较松, 因此, 用正交法很容易找到  $\phi^N$ .

#### 3.2 准中心点目标函数的建立和优化

由于在最佳容差设计中  $\phi, t$  均为变量, 因此这是一可调的设计过程, 即  $\phi, t$  可互相调节, 可见其计算量相对较大, 所以我们先采用下面叙述的方法求最佳设计的准中心点.

文献[5]认为, 电路设计的中心是可行域最大内切球球心. 根据这一想法, 先求球心  $\phi^i$ , 称为准中心点, 此点接近或就是最佳中心点, 其优化目标函数为

$$\left. \begin{array}{l} \max R_{i,\max}(\phi^i) \\ \text{s. t. } Q(\phi) \leq 1 \end{array} \right\}, \quad (2)$$

其中  $\phi^i$  为第  $i$  次迭代的球心,  $R_{i,\max}(\phi^i)$  为球心在  $\phi^i$  处的内切球半径. 判断该球是否在可行域内, 需判断球面上任一点是否在可行域内. 如设  $R_i$  和  $\phi^i$  固定, 球面上任一点可由下式各量的完备组合决定<sup>[1]</sup>:

$$\left. \begin{aligned} g_j &= \pm R_i \cdot Nx_j \sqrt{(1 - Nx_1)^2(1 - Nx_2^2) \cdots (1 - Nx_{j-1}^2)} + \varphi_j, \\ g_m &= \pm \sqrt{R_i^2 - \sum_{i=1}^{m-1} (g_i - \varphi_i)^2} + \varphi_m, \quad j = 1, 2, \cdots, m-1, \end{aligned} \right\} \quad (3)$$

其中  $g_j(j=1, 2, \cdots, m)$  为球面上任一点第  $j$  个坐标分量,  $Nx_j(j=1, 2, \cdots, m-1)$  为一组小于 1 的随机数,  $\phi^i = (\varphi_1, \varphi_2, \cdots, \varphi_m)^T$ . 如随机数确定,  $g_j(j=1, 2, \cdots, m)$  的完备组合是  $2^m$  点. 如我们将  $g_j(j=1, 2, \cdots, m)$  按其取正、负号分为 2 个位级, 再加上二水平正交表, 这样根据正交法, 就可在这  $2^m$  完备组合解中, 取出  $N$  个具有代表性的点. 因为  $g_j(j=1, 2, \cdots, m)$  由随机数确定,  $N$  个点由正交法决定, 所以这  $N$  个点具有随机性, 并且具有代表性. 因此, 在准中心点优化中, 只要判断球面上  $N$  点是否在可行域内即可. 由于这  $N$  个点是球面上的随机点, 可行域为凸或凹均不影响算法的实现.

最大内切球半径的计算方法如下: 若这  $N$  个点在可行域内, 说明第  $k$  次迭代的球体在可行域内, 则增大半径  $R_{k+1} > R_k$ ; 反之, 减小半径  $R_{k+1} < R_k$ , 改变量  $\Delta R_k (R_{k+1} = R_k + \Delta R_k)$  由下式决定:

$$\Delta R_k = B(1 - A_k), \quad (4)$$

式中  $A_k$  为  $N$  个点处损失函数中最大值;  $B$  为调节系数, 可根据收敛情况改变.

准中心点可通过对(2)式优化得到, 优化方法仍用正交法, 取位级为 3, 用三水平正交表, 三位级取法与初始点优化相同. 在此,  $\Delta \phi^i = R_i(\phi^i) / \sqrt{m}$ ,  $m$  为设计变量个数.

### 3.3 最佳中心点和容差的优化

经过初始点优化和准中心点优化后, 再寻找使电路成本达到最小的最佳中心点  $\phi^*$ . 其目标函数优化按(1)式进行. 在每一步优化迭代中, 需进行容差分配. 为减少容差分配的计算量, 提高算法效率, 本文采用正交表法进行容差分配, 并假设容差域是正交多面体. 以正交多面体的小部分, 具有代表性的顶点代替整个正交多面体容差域(用三位级, 三水平正交表, 选这些顶点)<sup>[1]</sup>, 判断这些顶点是否在可行域内; 若在, 我们就认为整个容差域也在可行域内; 否则重新构成新的容差域(构成方法: 正交法, 设计因子为容差). 一旦容差域在可行域内, 就计算其成本. 成本作为对(1)式正交优化的评估函数, 优化方向按成本减少的方向进行, 找到使成本达到最小的中心点  $\phi^*$ , 也就是最佳中心点. 在该点容差分配所得结果为最佳容差  $t^*$ . 此时的成本为最低成本  $C_{\min}$ <sup>[1]</sup>. 由于准中心点非常靠近最佳中心点, 从准中心点出发, 很快就能得到最佳中心和容差的值.

采用最佳设计方法, 克服了容差分配和中心设计分开进行所带来的不足, 正如图 1 所示. 最终设计所得结果, 使电路性能的整体效果(包括成本)最佳. 后面, 我们将给出例证, 加以说明. 从例题中, 也可看出准中心点与最佳中心点相近.

## 4 结果验证

**例 1** 设计如图 2 所示的 LC 低通滤波器. 电路特性指标要求为插入损耗, 见表 1.

电路元件中心值参数为  $\phi^0 = (L_1^0, C_1^0, L_2^0)^T = (1.6278, 1.0898, 1.6278)^T$ , 首先对图 2 所示电路进行容差分配, 然后以  $\phi^0$  为初始点, 对电路进行最佳容差设计, 结果如表 2 所示. 从优化结果可以看出, 若以  $\phi^0$  值为中心, 作容差分配,  $L_1$  和  $L_2$  只有约 3% 的

容差,而  $C_1$  只有约 4% 的容差。经用本方法所研制的程序进行最佳容差设计之后,其中心值移到  $\phi^* = [1.999, 0.906, 1.999]^T$  处,  $L_1$  和  $L_2$  能获得近 10% 的容差,  $C_1$  能获得近 8% 的容差,并且成本从 85.38 降到 33.30。电路元件处于  $\phi^0$  和  $\phi^*$  时,电路的插入损耗值见表 3。

表 1

类型	插入损耗 (dB)	频率范围 (rad/s)	频率采样点 (rad/s)
上界	1.5	0~1	0.45, 0.5, 0.55, 1.0
下界	2.5	2.5	2.5

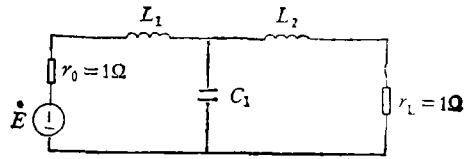


图 2 LC 低通滤波器

表 2 和表 3 的结果充分证明,最佳容差设计克服了单独进行容差分配和中心设计所带来的不足,使电路指标性能提高、成本降低。

表 2

设计元件名称	容差分配			最佳容差设计			
	中心值 $\phi^0$	绝对容差	相对容差 $t$ (%)	初始点参数	最佳中心值 $\phi^*$	最佳容差 $t^*$	相对容差 (%)
$L_1$	1.6278H	0.0531H	3.26	1.6278H	1.999H	0.1977H	9.89
$C_1$	1.0898F	0.0453F	4.16	1.0898F	0.906F	0.0688F	7.6
$L_2$	1.6278H	0.0531H	3.26	1.6278H	1.999H	0.1977H	9.89
成本	85.38			33.30			
成品率 (%)	100			100			

例 2 设计如图 3 所示的带通滤波器。设计指标如表 4 所示。表 4 中包含所选择的 6 个频率取样点。

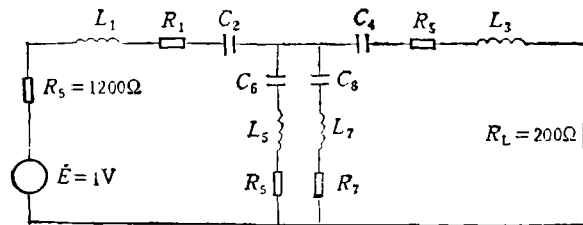


图 3 带通滤波器

为减少设计变量,又不影响电路的性能指标,假设 4 个线圈的品质因数为常数,并设  $L_1 = L_3, C_2 = C_4$ 。这样整个电路设计变量为 6 个,容差区域共有  $2^6 = 64$  个顶点。经过经典优化设计得本电路中心值  $\phi^0$ ,经本程序容差分配得其容差  $t^0$ 。然后进行最佳容差

表 3 各频率点插入损耗值

频率点 (rad/s)	$\phi^0$ 值时插入损耗 (dB)	$\phi^*$ 值时插入损耗 (dB)
0.2	0.18187	0.3618
0.3	0.3414	0.6899
0.45	0.5174	1.0792
0.5	0.5319	1.1365
0.55	0.5165	1.1448
0.8	0.0699	0.3989
0.9	0.0265	0.0229
1.0	0.5322	0.2933
1.2	3.8548	4.1821
1.3	6.1421	6.8739
1.5	10.6278	11.8646
1.7	14.5629	16.0468
2.0	19.4984	21.1623
2.2	22.2996	24.0297
2.4	24.8064	26.5817
2.5	25.9681	27.7608
2.6	27.0756	28.8813

指 4 设计指标

频率范围 (Hz)	频率采样点 (Hz)	相对插入损耗 (dB)	设计指标类型
0~240	170, 240	35	下界(阻带)
260~490	260, 490	3	上界(通带)
700~1000	700, 1000	35	下界(阻带)

表 5

设计参数	经典优化设计结果		最佳容差设计结果			
	经典法计算结果 $\phi^0$	容差分配结果 $r$ (%)	初始点 $\phi^0$	准中心点 $\phi^1$	最佳中心点 $\phi^*$	最佳容差 $r^*$ (%)
$L_1$	$1.834 \times 10^0$	1.13	$1.834 \times 10^0$	$2.3105 \times 10^0$	$2.3204 \times 10^0$	2.28
$C_2$	$7.870 \times 10^{-8}$	5.23	$7.870 \times 10^{-8}$	$6.5504 \times 10^{-8}$	$6.3684 \times 10^{-8}$	11.25
$L_3$	$1.834 \times 10^0$	1.13	$1.834 \times 10^0$	$2.3105 \times 10^0$	$2.3204 \times 10^0$	2.28
$C_4$	$7.870 \times 10^{-8}$	5.23	$7.870 \times 10^{-8}$	$6.5504 \times 10^{-8}$	$6.3684 \times 10^{-8}$	11.25
$L_5$	$4.727 \times 10^{-1}$	1.66	$4.727 \times 10^{-1}$	$5.9870 \times 10^{-1}$	$6.0515 \times 10^{-1}$	3.31
$C_6$	$9.887 \times 10^{-7}$	1.36	$9.887 \times 10^{-7}$	$7.1200 \times 10^{-7}$	$7.7707 \times 10^{-7}$	3.22
$L_7$	$1.437 \times 10^{-1}$	4.20	$1.437 \times 10^{-1}$	$2.1574 \times 10^{-1}$	$2.1676 \times 10^{-1}$	6.65
$C_8$	$3.400 \times 10^{-8}$	2.40	$3.400 \times 10^{-8}$	$2.2431 \times 10^{-7}$	$2.2630 \times 10^{-7}$	4.42
成本	414.5		204.4			

设计,以  $\phi^0$  为初始点,因  $\phi^0$  在可行域内,故不必进行初始点优化,从  $\phi^1$  开始进行准中心点优化,结果为  $\phi^*$ ,再从  $\phi^2$  出发,进行最佳容差设计,得最佳中心点  $\phi^*$  和最佳容差  $r^*$ ,如表 5 所示。电路在  $\phi^0$ 、 $\phi^2$  和  $\phi^*$  处响应见表 6。

表6 电路在不同频率点的响应

频率 (Hz)	$\phi^0$ 处响应 (dB)	准中心点 $\phi^1$ 处响应 (dB)	最佳中心点 $\phi^*$ 处响应 (dB)
170	41.8145	40.9961	42.8462
240	41.8924	51.7136	41.4694
360	2.4912	0.4359	0.8482
400	1.2770	0.3935	0.5413
420	1.1716	0.6925	0.4193
490	1.9739	0.8317	0.5755
600	25.0395	24.7459	25.0219
700	49.8265	48.4453	51.1201
850	41.8154	43.0203	42.6192
1000	40.6823	41.9886	41.6453

从表5可以看出,准中心点与最佳中心点靠的很近。经最佳容差设计之后,最佳中心点  $\phi^*$  处插入损耗的频率响应比另两种情况更为满意,而且成本由414.5下降到204.4,各元件容差均相应增大。因此,可以说,最佳容差设计方法具有优越性,且具有实用价值。

## 5 结 论

我们根据最佳容差设计方案研制了程序 COSP,并用此程序对所提出方法进行各方面的验证。结果表明,最佳容差设计方法是有效的,且是可行的。为保证结果可行,对所做例题均用成品率检验程序进行验证。验证结果表明,最佳容差设计结果能很好地满足指标要求。我们期待能和厂家共同合作,使电路辅助设计达到更高水平。

## 参 考 文 献

- [1] 王诚宜,最佳容差设计问题的研究: [硕士论文]. 天津: 天津大学电子系, 1991年2月。
- [2] 郑焕群. 改进的电子线路容差设计方法: [硕士论文]. 天津: 天津大学电子系, 1985年2月。
- [3] 郑焕群, 王子宏. 电子学报, 1989, 17(4): 118—119.
- [4] Sojn R S, Spence R. IEE Proc. -G, 1981, 127(6): 260—269.
- [5] Iiumoka A, Spence R. IEE Proc. -G, 1982, 129(4): 169—180.
- [6] Maratos N. IEE Proc. -G, 1982, 129(4): 150—159.
- [7] Vmoka A i, Spence R. IEE Proc. -G, 1982, 129(4): 139—149.
- [8] Sojn R S, Rankin P J. IEE Proc. -G, 1985, 132(4): 131—142.
- [9] Maratos N G. IEE Proc. -G, 1988, 135(1): 11—18.
- [10] 于晓勇, 等. 电子学报, 1986, 14(2): 119—124.
- [11] 黄敏, 凌雯亭, 等. 电子学报, 1989, 17(3): 82—88.
- [12] 王子宏, 孔祥亮. 电子学报, 1988, 16(6): 75—81.
- [13] 凌雯亭, 潘明德. 电子学报, 1989, 17(3): 75—81.
- [14] Agnew D. IEE Proc. -G, 1982, 129(4): 110—114.
- [15] Aidt F, Gaunhdt H. IEE Proc. -G, 1982, 129(4): 115—121.
- [16] 王尔智, 杨理践. 最佳电路设计. 北京: 机械工业出版社, 1988. 第7章。

**THE STUDY OF OPTIMAL TOLERANCE DESIGN METHOD  
—THE INSCRIBED GLOBE METHOD BASED ON  
ORTHOGONAL ARRAY OPTIMIZATION**

Zheng Huanqun Wang Chengxuan Wang Yuhong  
(*Tianjin University, Tianjin 30072*)

**Abstract** An optimal tolerance design method is presented. The method uses an initial objective function in the design process, and a close-center objective function for reducing the design time. The orthogonal array optimization method is used in order to simplify the method. The center values and tolerances of design parameters can be determined simultaneously by searching out the radius and center of the biggest inscribed globe. Finally, it is necessary to design center value and tolerance synthetically for reaching the aim of optimal design. Two examples are presented to illustrate that the method is feasible and has superiority.

**Key words** Electronic circuit, CAD, Optimal tolerance design, Orthogonal array optimization, Inscribed globe